

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-235648

(43)Date of publication of application : 10.09.1993

(51)Int.Cl.

H03F 1/32

H03F 1/30

(21)Application number : 04-072955

(71)Applicant : HITACHI DENSHI LTD

(22)Date of filing : 24.02.1992

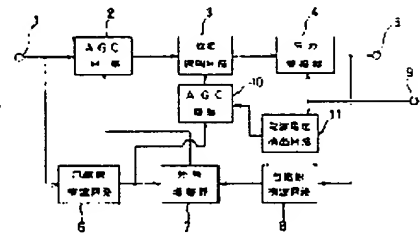
(72)Inventor : YOSHIKAWA YASUSHI
ONISHI MASAKI

(54) PHASE COMPENSATION CIRCUIT FOR POWER AMPLIFIER

(57)Abstract:

PURPOSE: To improve the C/N by detecting a power supply voltage fed to a power amplifier and controlling the amplitude of an envelope detection output signal in response to its detection output so as to compensate a change in phase distortion due to power supply voltage fluctuation.

CONSTITUTION: A differential amplifier circuit 7 compares a signal resulting from envelope detection of a modulated carrier with less amplitude distortion inputted from an input terminal 1 at an envelope detection circuit 6 with a signal resulting from envelope detection of a modulated carrier having amplitude distortion from a power amplifier 4 at an envelope detection circuit 8. Since an AGC circuit 2 is controlled by the signal difference, the amplitude distortion is improved. Furthermore, an output of a power supply voltage detection circuit 11 is given to an AGC circuit 10, in which an amplitude of a signal subject to envelop detection is changed corresponding to the power supply voltage. Thus, phase distortion generated by the power amplifier is reduced to suppress the deterioration in the C/N.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-235648

(43)公開日 平成5年(1993)9月10日

(51)Int.Cl.⁵

H 0 3 F 1/32
1/30

識別記号

庁内整理番号

F I

技術表示箇所

8836-5 J

B 8836-5 J

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平4-72955

(22)出願日 平成4年(1992)2月24日

(71)出願人 000005429

日立電子株式会社

東京都千代田区神田須田町1丁目23番2号

(72)発明者 吉川 恭

東京都小平市御幸町32番地 日立電子株式
会社小金井工場内

(72)発明者 大西 正樹

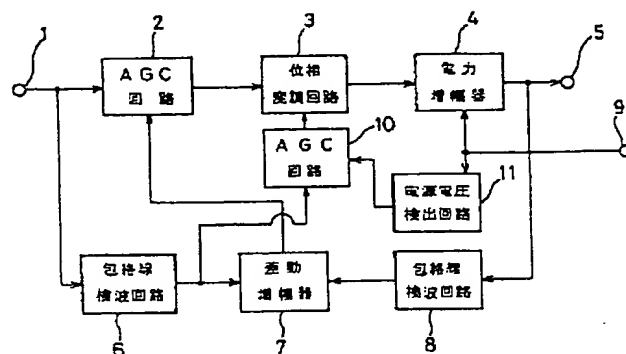
東京都小平市御幸町32番地 日立電子株式
会社小金井工場内

(54)【発明の名称】 電力増幅器の位相補償回路

(57)【要約】

【目的】 電力増幅器で発生する位相歪の電源電圧変動による変化を補償し、C/Nを改善した位相補償回路を提供することを目的とする。

【構成】 電力増幅器へ入力される被変調搬送波を包絡線検波する手段と、この包絡線検波出力信号に応じて前記被変調搬送波に位相変調を与える手段とを備えた電力増幅器の位相補償回路において、電力増幅器へ供給される電源電圧を検出する手段と、この検出出力に応じて上記包絡線検波出力信号の振幅を制御する手段とを設けた構成である。



【特許請求の範囲】

【請求項1】 電力増幅器と、当該電力増幅器へ入力される被変調搬送波を包絡線検波する手段と、当該包絡線検波出力信号に応じて前記被変調搬送波に位相変調を与える手段とを備えた電力増幅器の位相補償回路において、

前記電力増幅器へ供給される電源電圧を検出する手段と、当該電源電圧検出出力に応じて前記包絡線検波出力信号の振幅を制御する手段とを設けたことを特徴とする電力増幅器の位相補償回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は $\pi/4$ シフトQPSK方式無線機等の線形電力増幅器の位相補償回路に関するものである。

【0002】

【従来の技術】従来技術としては、例えば特願平3-76970号に示されている様な電力増幅器の位相補償回路がある。図2にこの従来例に示されている $\pi/4$ シフトQPSK方式無線機の電力増幅部のブロック図を示す。入力端子1から入力された被変調搬送波は、AGC回路2及び位相変調回路3を経て、電源電圧9を供給された電力増幅器4で増幅され、出力端子5に出力される。一方、前記入力端子1からの被変調搬送波の一部は、包絡線検波回路6で包絡線検波されたのち、差動増幅回路7の第1の入力端子に与えられる。また、前記電力増幅器4の出力の一部は包絡線検波回路8で包絡線検波されたのち、前記差動増幅回路7の第2の入力端子に与えられる。差動増幅回路7は前記2つの入力信号の差分を増幅してAGC回路2を制御する。

【0003】次に、この動作について説明する。一般に電力増幅部は図3の振幅入出力特性に示すように非線形となる。差動増幅器7は、入力端子1から入力された振幅歪の少ない被変調搬送波を包絡線検波回路6で包絡線検波した信号と、電力増幅器4で振幅歪を発生した被変調搬送波を包絡線検波回路8で包絡線検波した信号とを比較し、その差の信号でAGC回路2を制御するので振幅歪は改善される。

【0004】また、入力の被変調搬送波を包絡線検波した包絡線検波回路6の出力の一部を位相変調回路3に入力し、電力増幅器4の位相入出力特性の逆傾向特性を有する位相変調を前記被変調搬送波に与えて、電力増幅器4の位相歪の補償を行っている。

【0005】しかし、従来の技術ではこのように振幅歪及び位相歪の補償は実施していたが図4に示すように電力増幅器の位相入出力特性が電源電圧に依存するため、電源電圧変動により位相歪補償が最適値からはずれC/Nが劣化する欠点があった。

【0006】

【発明が解決しようとする課題】本発明はこの従来の欠

点を除去するためになされたもので、電力増幅器で発生する位相歪の電源電圧による変化を補償し、C/Nを改善した位相補償回路を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明は上記の目的を達成するため、電源電圧を検出した信号で位相変調回路に入力される包絡線検波信号の振幅を可変したのち前記被変調搬送波に位相変調を与えるようにしたものである。

【0008】

【作用】その結果、電力増幅器で発生する位相歪が軽減され、C/Nが改善される。

【0009】

【実施例】以下、この発明の一実施例を図1により説明する。入力端子1から入力された被変調搬送波は、AGC回路2を経て位相変調回路3で位相変調をかけられたのち、電力増幅器4で増幅され出力端子5に与えられる。一方、前記入力端子1からの被変調搬送波の一部は包絡線検波回路6で包絡線検波され、その出力はAGC回路10に与えられると共に差動増幅回路7の第1の入力端子に与えられる。

【0010】前記電力増幅回路4の出力の一部は、包絡線検波回路8で包絡線検波されたのち、前記差動増幅回路7の第2の入力端子に与えられる。差動増幅回路7は、前記2つの入力信号の差分を増幅してAGC回路2を制御する。また、電源電圧検出回路11は電源入力端子9より供給される電源電圧を検出し、この電源電圧によりAGC回路10の利得を制御する。

【0011】次にこの動作について説明する。差動増幅回路7は入力端子1から入力された振幅歪の少ない被変調搬送波を包絡線検波回路6で包絡線検波した信号と、電力増幅器4で振幅歪を発生した被変調搬送波を包絡線検波回路8で包絡線検波した信号とを比較し、その差の信号でAGC回路2を制御するので、振幅歪は改善される。

【0012】また、電源電圧検出回路11の出力はAGC回路10に与えられ、電源電圧に対応して包絡線検波した信号の振幅を変化させるので、電力増幅器で発生する位相歪を軽減しC/Nの劣化を抑圧することができる。

【0013】

【発明の効果】以上述べたように本発明によれば電源電圧変動により電力増幅器で発生する位相歪を補償することにより、C/Nを改善した位相補償回路を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示すブロック図。

【図2】従来例の構成を示すブロック図。

【図3】電力増幅器の入出力振幅特性。

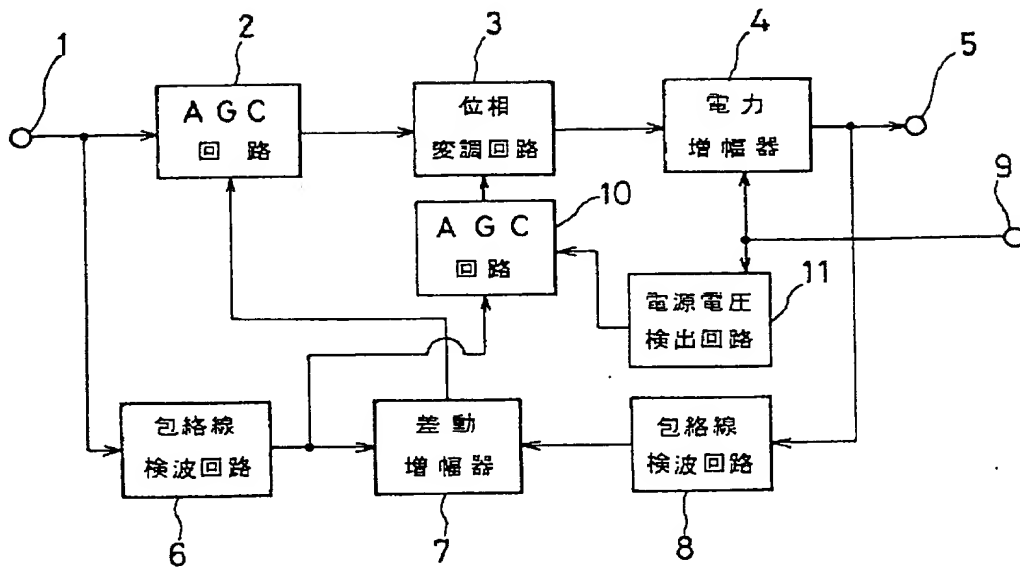
【図4】電力増幅器の入出力位相特性。

【符号の説明】

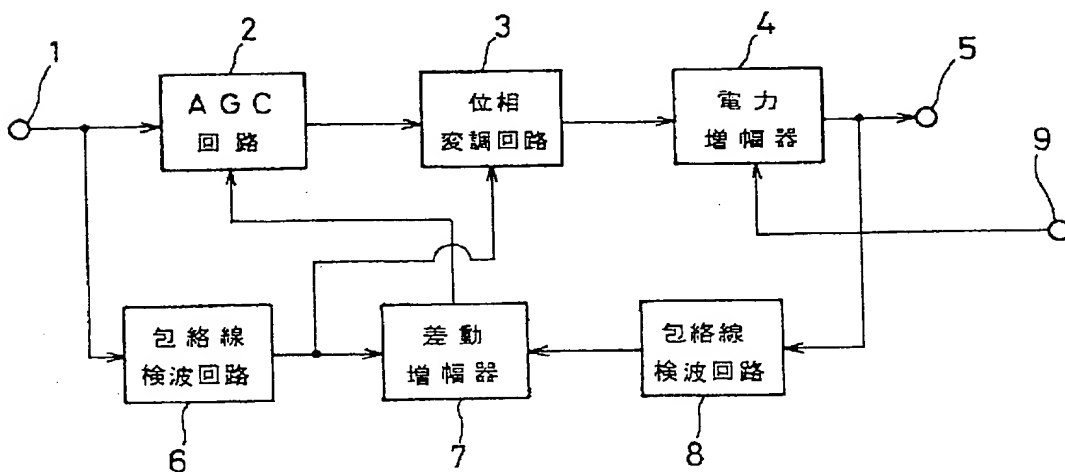
- 1 入力端子
- 2 AGC回路
- 3 位相変調回路
- 4 電力増幅器
- 5 出力端子
- 6 包絡線検波回路

- 7 差動増幅器
- 8 包絡線検波回路
- 9 電源電圧端子
- 10 AGC回路
- 11 電源電圧検出回路

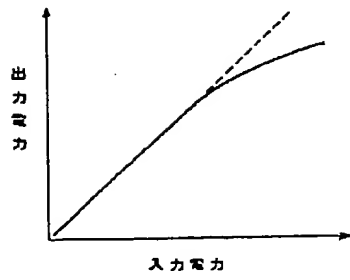
【図1】



【図2】



【図3】



【図4】

